

IMPLEMENTACIÓN EN UN DSP DEL CONTROL DE UN FILTRO ACTIVO DE CORRIENTES ARMÓNICAS

GONZALO CASARAVILLA, GABRIEL BARBAT, ANDRÉS SILVEYRA, GABRIEL VALIENTE

Instituto de Ingeniería Eléctrica, Facultad de Ingeniería, Universidad de la República, Montevideo, Uruguay

E-mails: gcp@fing.edu.uy, gabarbat@fing.edu.uy, sebsilvs@hotmail.com, gabrielvaliente@hotmail.com

Abstract— This paper summarizes the design and implementation using a DSP of the control circuit of a three-wire shunt active selective filter. By controlling a VSI, it was possible to selectively generate the harmonics consumed by a non-linear load connected to the power net. The objective of this is to decrease the harmonic content in order to fulfill regulations, maintaining the filter current as low as possible.

Keywords— Active Filter, Harmonics, DSP

Resumen— En este trabajo se muestra el diseño e implementación de un circuito de control de un filtro activo selectivo shunt trifásico de tres hilos, utilizando un DSP. Se logró controlar un VSI para suministrar selectivamente los armónicos que consume una carga no lineal conectada a la red. Se busca de esta forma disminuir el contenido armónico en la corriente entregada por la red y así cumplir con normas sobre contenido armónico, manejando la menor corriente posible.

Palabras Clave— Filtro Activo, Armónicos, DSP

1 Introducción

Las cargas no lineales distorsionan la corriente consumida, causando caídas de tensión armónicas en la red. En ciertos casos, esto puede afectar el funcionamiento de distintos dispositivos.

En el caso en estudio, existe una carga no lineal trifásica sin neutro conectada a la red eléctrica. Una solución al problema de los armónicos consumidos es la utilización de filtros activos shunt. En este trabajo se presentarán los resultados obtenidos al implementar en un DSP los algoritmos de control de un filtro activo selectivo basado en la teoría pq (Casaravilla, 2004). Este método tiene la ventaja de que se pueden filtrar los armónicos selectivamente, de forma de que se puede cumplir con las normas de contenido armónico manejando con el filtro solo la corriente necesaria para ello.

Las tareas que debe realizar el control del filtro activo son básicamente la de sincronizarse con la red, calcular las corrientes que debe tomar el filtro activo y conmutar las llaves del VSI trifásico para generar esas corrientes. Aquí este control se implementó en un DSP.

Es conveniente además tener la posibilidad de cambiar en tiempo real ciertos parámetros del control del filtro. Esto se puede lograr si se tiene una capacidad de comunicación entre el DSP y una PC.

2 Sistema de Potencia

El sistema de potencia del filtro activo se muestra en la Figura 1. En este caso, la red es de 230V y entrega una corriente i_L . La carga consume una corriente i_C . Ésta contiene armónicos y puede estar desbalanceada. Por su parte, la corriente del filtro es i_F . Se tiene entonces que para cada fase i_L es igual a la suma entre i_C e i_F . El circuito de potencia del filtro consta básicamente de un inversor (VSI) trifásico con un condensador de 2200 μF en el bus de continua, cuya tensión se controla a 340 V. El VSI se conecta a la red mediante inductancias de 10 mH y un transformador de 220/115 V.

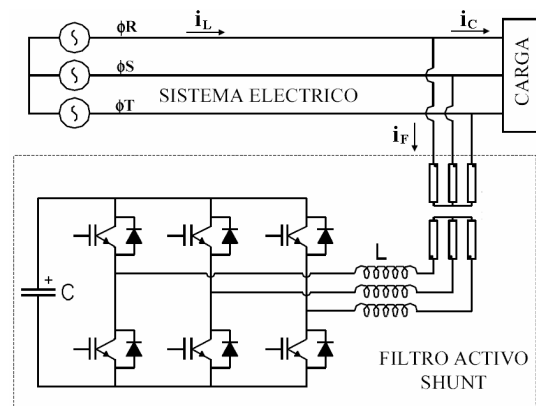


Figura 1. Sistema de potencia del filtro activo.

3 Algoritmos de Control

La Figura 2 muestra un esquema de los distintos bloques implementados en el control del filtro activo. Estos se listan a continuación:

- Transformada y antitransformada de Clarke.
- Celdas de filtrado selectivo, extraído de Casaravilla (Nov-2002).
- Celdas de filtrado residual. Variación del publicado por Casaravilla (Mar-2002).
- Control PI para controlar la tensión en el condensador.
- Control de corriente. Algoritmos de Nabae (1986) con algunas modificaciones.
- PLL: Se utilizó el SSI-PLL, comentado por Limogni (2007).

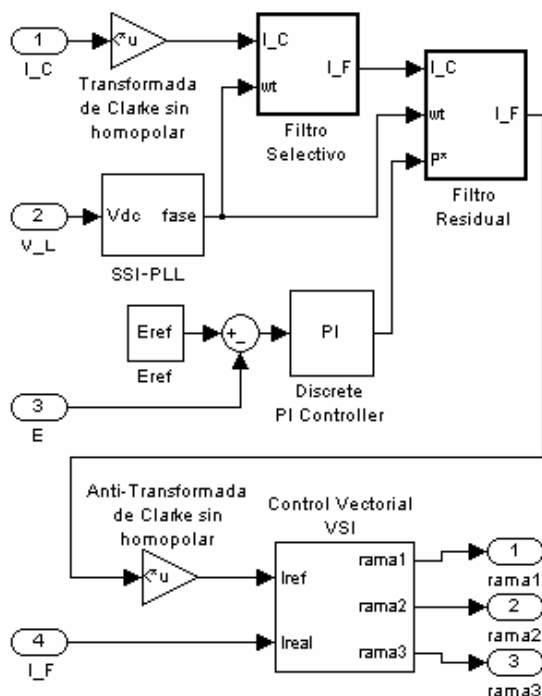


Figura 2. Bloques del control del filtro.

Para que el DSP pueda controlar el inversor, deben llegar a él las siguientes medidas de cada una de las fases (valores instantáneos):

- I_C : La corriente de la carga es utilizada por las celdas selectivas
- I_F : La corriente del filtro es utilizada para el control de corriente. Se mide la corriente en el inversor y se multiplica por la relación de vueltas del transformador.
- V_L : Las tensiones de cada una de las fases de la red son usadas por el PLL. Es suficiente saber un valor proporcional a estas tensiones, ya que solo se desea obtener la fase.
- E : Es necesario medir la tensión de continua en el condensador para poder controlarla.

Se tomó como frecuencia de muestreo 12,8 kHz. Es así que cada 78,1 μ s se muestrean las distintas variables y luego de ejecutar los cálculos se decide cuál debe ser la posición de las llaves del inversor.

El DSP utilizado es el TMS320F2812 de Texas Instruments. El firmware se realizó por completo en lenguaje C. Para realizar las operaciones matemáticas de punto fijo se utilizó la librería IQmath, suministrada por Texas Instruments. Esta librería permite realizar todas las operaciones necesarias para implementar cualquier tipo de sistema de procesamiento de señales.

4 Celdas Selectivas

En la Figura 3 se muestra un esquema de una celda selectiva.

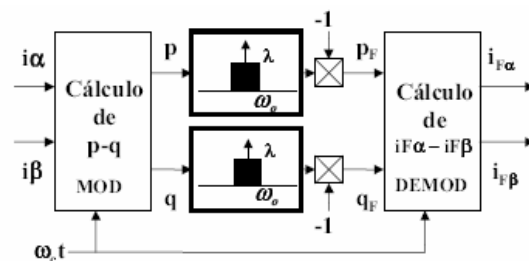


Figura 3. Celda selectiva.

A las celdas selectivas entran corrientes expresadas en dos coordenadas (i_α e i_β). Estas se obtienen mediante la transformada de Clarke, a partir de las tres medidas de corriente de la carga (i_{CR} , i_{CS} e i_{CT}). Se supone una componente homopolar nula.

Las operaciones que implementa cada celda son:

1. Modulación de las corrientes i_α e i_β , para obtener p y q , correspondientes a una determinada secuencia armónica.
2. Filtrado IIR de p y q , obteniéndose p_F y q_F .
3. Demodulación de p_F y q_F , para obtener las nuevas $i_{F\alpha}$ e $i_{F\beta}$, correspondientes a la corriente de referencia del filtro para filtrar la secuencia armónica en cuestión.

Por cada secuencia armónica (directa o inversa) se ejecuta una celda selectiva independiente. En el DSP, la función "celda selectiva" se realizó genérica. Para esto se implementó un arreglo en memoria (mediante una estructura) que es el que contiene los datos necesarios para filtrar una secuencia armónica. Estos datos son:

- Número de secuencia (con signo, ya que puede ser directa o inversa).
- Ganancia del filtrado (0 a 1).
- Estados de los filtros IIR de p y q .

La transformada de Clarke de la corriente de referencia se obtiene a partir de una configuración "serie" (Casaravilla, 2003) de todas las celdas selectivas elegidas.

Los distintos sub-bloques de una celda selectiva se detallan a continuación.

4.1. Modulación de las corrientes i_α e i_β

Las potencias activa e imaginaria instantáneas (p y q respectivamente) asociadas a cada secuencia armónica se hayan según la ec. (1) (Casaravilla, Nov-2002):

$$\begin{pmatrix} p \\ q \end{pmatrix} = \begin{pmatrix} \sin(\omega_c t) & -\cos(\omega_c t) \\ -\cos(\omega_c t) & -\sin(\omega_c t) \end{pmatrix} \begin{pmatrix} i_\alpha \\ i_\beta \end{pmatrix} \quad (1)$$

donde $\omega_c = n\omega$, siendo ω la velocidad angular de la red y n el valor de la secuencia, ya sea positiva o negativa. Notar que no se tiene en cuenta el módulo de la secuencia armónica de tensión.

La librería IQmath tiene implementadas las funciones seno y coseno. Estas funciones utilizan una tabla en ROM.

El código para la modulación es entonces:

```
sin = _IQsin(nwt);
cos = _IQcos(nwt);
p = _IQmpy(sin, Ialfal) - _IQmpy(cos, Ibeta1);
q = -_IQmpy(sin, Ibeta1) - _IQmpy(cos, Ialfal);
```

donde vale aclarar que:

nwt : fase de la secuencia a filtrar ($\omega_c t$)

_IQsin : función seno de IQmath

_IQcos : función coseno de IQmath

_IQmpy : producto entre dos número IQ

4.2. Filtrado IIR de p y q .

El filtro IIR es simplemente la ec. (2):

$$y(n) = B_0 \cdot x(n) + B_1 \cdot x(n-1) + B_2 \cdot x(n-2) - A_1 \cdot y(n-1) - A_2 \cdot y(n-2) \quad (2)$$

donde x e y son las señales de entrada y salida del filtro, mientras que los parámetros A_i y B_i son constantes.

El filtro utilizado en las celdas selectivas es un filtro pasa-bajos. Sin embargo, los parámetros A_i y B_i se hallan en Matlab de forma de obtener un pasa-altos butterworth de segundo orden. Luego, en la ejecución del DSP, se le resta el resultado del filtro a la variable de entrada de éste, para obtener finalmente el filtro pasa-bajos. El motivo de este algoritmo es la mejora de la fase que proporciona, dado que el filtro pasa bajos directo produce un desfase que dificulta el filtrado selectivo (Casaravilla, 2003). Por simplicidad se utilizó las mismas constantes para todas las celdas selectivas, pero esto no es necesario.

4.3. Demodulación de p y q

En este caso se tiene una constante, llamada φ , cuya finalidad es el ajuste de la fase en la demodulación (Mattavelli, 2001). Con un valor apropiado de φ se puede mejorar mucho el filtrado, porque se pueden

mitigar errores en la fase de i_F producidos por los retardos introducidos por el IIR y las bobinas del filtro.

La ecuación es entonces la ec. (3):

$$\begin{pmatrix} i_{F\alpha} \\ i_{F\beta} \end{pmatrix} = \begin{pmatrix} \sin(n(\omega_c t + \varphi)) & -\cos(n(\omega_c t + \varphi)) \\ -\cos(n(\omega_c t + \varphi)) & -\sin(n(\omega_c t + \varphi)) \end{pmatrix} \begin{pmatrix} p_F \\ q_F \end{pmatrix} \quad (3)$$

Se decidió tener un φ independiente para cada una de las celdas selectivas ya que así se pueden tener mejores resultados.

5 Control de tensión en el condensador

La tensión en el condensador (E), se controla mediante el control de la potencia activa media que entra al filtro. Esto se logra mediante la variación del módulo de la fundamental de la corriente del filtro en fase con la tensión de la red.

La corriente de referencia que sale del bloque de filtrado selectivo puede tener algo de fundamental. Casaravilla (Mar-2002) propone entonces el uso de un filtrado residual en cascada con el filtro selectivo.

La implementación del bloque de filtrado residual es análoga al del filtrado selectivo. Más precisamente, éste consiste en una celda residual para filtrar la secuencia -1 en cascada con otra correspondiente a la secuencia +1. Estas celdas difieren de las selectivas en que el filtro IIR es un pasa-altos.

En la implementación realizada en el DSP se le sumó al canal p de la celda residual correspondiente a la secuencia positiva, a la salida del filtro IIR, un valor de continua para controlar la potencia que entra al filtro. Esta continua se obtiene mediante un controlador PI. Se desprende que en régimen debe ser capaz de compensar las pérdidas del dispositivo (llaves, condensador e inductancias) para que no haya una variación en la tensión del condensador.

El control PI está implementado en C de la siguiente manera:

```
// se guarda valor anterior de xPI
aux = xPI;
// se calcula nuevo valor de xPI
xPI = Eref - E;
// Control PI:
yPI += _IQ21mpy(PIa1, xPI) + _IQ21mpy(PIa2, aux);
```

donde PIa1 e PIa2 son constantes que se calculan a partir de las constantes de un controlador PI: K_P y K_I . La relación entre los dos pares de constantes se presenta en las ec. (4) y (5):

$$PIa1 = K_p + \frac{K_I}{2f_s} \quad (4)$$

$$PIa2 = -K_p + \frac{K_I}{2f_s} \quad (5)$$

donde f_s es la frecuencia nominal de muestreo del filtro.

6 Control de corriente

La idea de esta parte es generar las corrientes de fase halladas en la etapa de filtrado. Para ello se conmutan las llaves del inversor de forma tal que las corrientes que tome este sean igual o sigan muy de cerca a las corrientes de referencia (las halladas en el filtrado). Esta parte se basa en el método de control vectorial propuesto por Nabae (1986). Ella se basa en medir las corrientes de fase, luego calcular un vector error de corriente Δi (como la diferencia entre las corrientes de fase actuales y las de referencia) y optar entre 3 casos posibles de acción: una respuesta rápida, una de minimización de armónicos y otra de inacción. Para esta elección es necesario conocer el estado actual de las llaves, las corrientes actuales que está tomando el filtro y las corrientes que se desea que tome. Mediante la simple utilización de tablas se llega a la nueva posición de las llaves.

En este trabajo se mejoró el método eliminando algunas variables intermedias para tener un tiempo de ejecución menor. Además se discriminó la situación en la que todas las ramas del inversor tienen abiertas las llaves inferiores y cerradas las superiores de la situación opuesta.

7 PLL

El PLL es utilizado para determinar la fase de la secuencia fundamental positiva de la tensión de red. Esto es importante por dos motivos. Por un lado, los algoritmos de las celdas selectivas utilizan la frecuencia de la red para generar los armónicos con la frecuencia correcta. Por otro lado, para el control de la tensión en el condensador es importante saber con precisión la fase (y no solo la frecuencia) de la secuencia positiva de la red para minimizar la componente fundamental en la corriente del filtro.

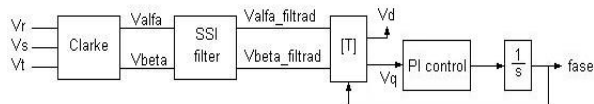


Figura 4. SSI-PLL

La Figura 4 muestra el esquema general del SSI-PLL (Sinusoidal Signal Integrator – Phase Locked Loop), el cual es el más adecuado para

nuestro propósito según se puede desprender de Limongi (2007). Al igual que en las celdas de filtrado se utiliza la transformada de Clarke, pero esta vez a las tensiones de red. Luego, a las tensiones en el plano $\alpha\beta$ se le aplica el filtro SSI y la transformada [T] (ec. (6)). Por último, se le aplica el control PI a la salida V_q de la transformada [T]. La salida del PI es la velocidad angular del fasor de tensión, por lo cual integrando se obtiene la fase de la tensión, la cual es necesaria para realizar el filtrado selectivo.

$$[T] = \begin{pmatrix} \cos(\theta) & \sin(\theta) \\ -\sin(\theta) & \cos(\theta) \end{pmatrix} \quad (6)$$

En la Figura 5 se puede observar el filtro SSI. Este es utilizado para obtener la secuencia positiva fundamental de la tensión de la red. Este filtro hace una aproximación de V_β . Hay otros filtros que lo hayan de forma exacta (Limongi, 2007), pero el método elegido aquí colmó las expectativas.

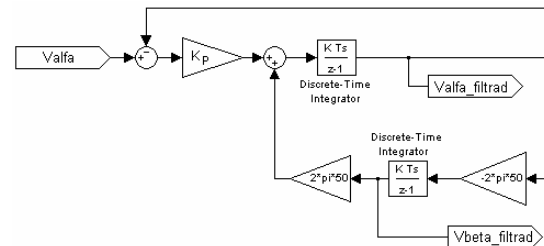


Figura 5. Filtro SSI

8 Protocolo de Comunicación GUI – DSP

Se realizó una interfaz gráfica (GUI) con la herramienta de Matlab llamada GUIDE. Se implementó el protocolo de comunicación del DSP por medio del puerto serie. Dicha interfaz se puede observar en la Figura 6.

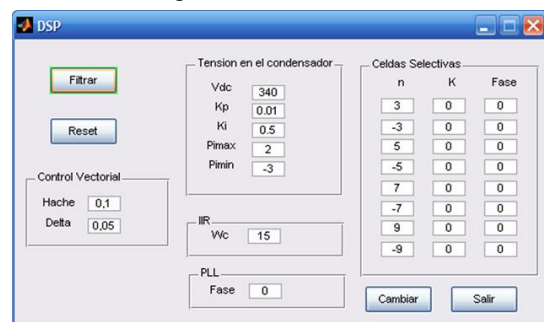


Figura 6. Interfaz gráfica

La idea de esta interfaz es poder variar en tiempo real ciertos parámetros del DSP a través de una pantalla fácil de utilizar. Estos parámetros corresponden a: control vectorial, tensión en el condensador, ajuste de fase del PLL y variables de las celdas selectivas (secuencia, ganancia, corrección de fase) más el ancho de banda del filtro IIR utilizado en todas las celdas selectivas.

9 Resultados

Antes de realizar las pruebas en el sistema real, se utilizó la técnica de hardware-in-the-loop. Esto consistió en controlar con el DSP una simulación de la planta en Simulink. La comunicación en este caso se realizó asimismo por el puerto serie.

Sin embargo, a continuación se muestran los resultados que se obtuvieron experimentalmente al controlar un VSI real con el DSP.

9.1. Filtrado

Para mostrar la selectividad del filtro, se realizó el filtrado de distintos armónicos de una carga desbalanceada. Esta carga consiste en resistencias en serie con dimmers, dispuestas en triángulo. En la Figura 7 se muestra las formas de onda de la corriente de carga (I_c) y la corriente en filtrada, es decir la corriente de línea (I_L).

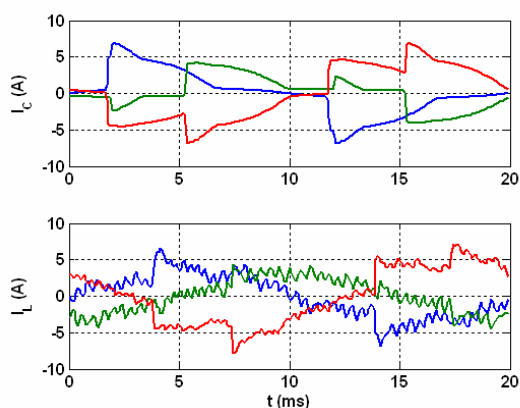


Figura 7. Filtrado selectivo de corrientes desbalanceadas

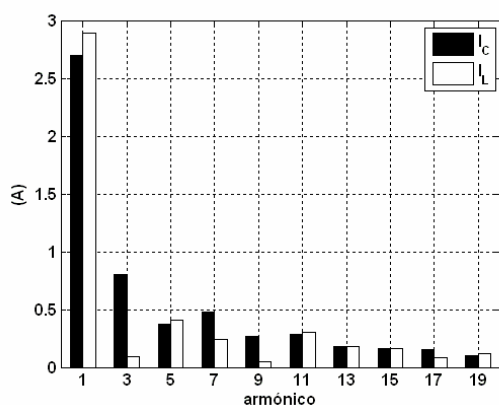


Figura 8. Filtrado selectivo de corrientes desbalanceadas

Como la carga es desbalanceada, los armónicos tienen tanto secuencia positiva como negativa, por lo que para filtrar un armónico se necesitan dos celdas de filtrado selectivo.

Cabe aclarar que cuando se le impone a una celda selectiva una ganancia igual a 1, el filtro debería eliminar completamente esa secuencia armónica, mientras con una ganancia de 0,5 se debería filtrar la mitad.

En la Figura 8 se observa el espectro de las dos corrientes. El filtrado seleccionado implica un

aumento de un 6% de la corriente fundamental consumida, debido al consumo de potencia activa del VSI (pérdidas en conductores y llaves y electrónica del VSI).

En la Tabla 1 se muestran los valores deseados luego del filtrado, comparados con los obtenidos experimentalmente.

Los valores en corriente de cada uno de los armónicos son, en su mayoría, muy bajos en relación a las corrientes máximas que el filtro puede medir y generar (15 A de pico aproximadamente). Esto hace que sea muy difícil reducir dichos armónicos a un porcentaje menor al 10% del valor inicial.

Armónico	Ganancia	Resultado (%)
1	-	106
3	1	10
5	0	111
7	0,5	51
9	1	18
11	0	102
13	0	104
15	0	98
17	0,5	52
19	0	129

Tabla 1. Filtrado de corrientes desbalanceadas

En la Figura 9 se muestra otro caso, en el que la corriente de carga es relativamente balanceada. Sabiendo que cuando esto sucede, cada armónico del sistema trifásico tiene una sola secuencia (directa, inversa u homopolar), se usó una sola celda selectiva por armónico. Como el sistema no tiene neutro, no hay corrientes homopolares y por lo tanto prácticamente no hay armónicos múltiples de 3.

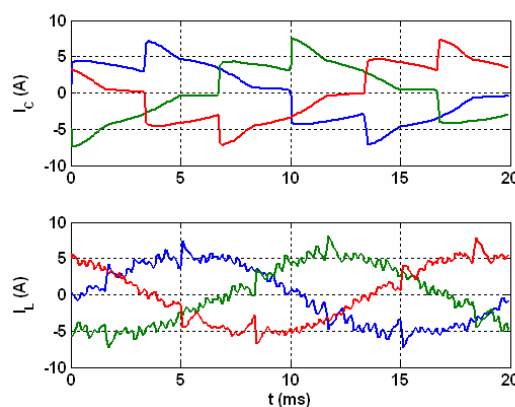


Figura 9. Filtrado selectivo de corrientes balanceadas

Esta vez se usaron ganancias iguales para las secuencias armónicas elegidas. En la Figura 10 se puede ver el contenido armónico antes y luego de filtrar con ganancia 0,5 las secuencias -5, +7, -11, +13, -17 y +19 y con ganancia 1 las secuencias -5, +7, -11 y +13. Se observan muy buenos resultados al usar ganancia 0,5. Sin embargo, al utilizar la ganancia 1, los resultados son solo aceptables. Esto se debe a las razones ya comentadas, con el agregado de que la corriente de referencia en ese

caso tiene pendientes demasiado elevadas en algunos momentos (notar que las bobinas y las tensiones DC y AC determinan una pendiente máxima para las corrientes del filtro).

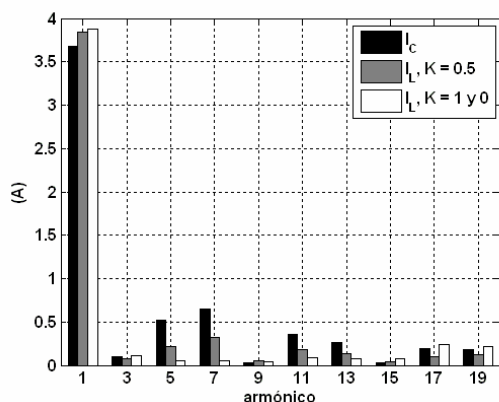


Figura 10. Filtrado selectivo de corrientes balanceadas

9.2. Tiempos de Ejecución

Conmutando una salida digital del DSP antes de tomar las medidas y luego de conmutar las llaves, se midieron los tiempos de ejecución del control del filtro. Como se observa en la Tabla 2, se tiene un tiempo de ejecución mínimo de 15,6 μs , en el cual se ejecutan el PLL, el control de tensión (junto al filtrado residual) y control vectorial. Por cada secuencia armónica que se quiere filtrar (sin importar la ganancia), la ejecución demora aproximadamente 3 μs más. La función de atención a la interfaz gráfica puede durar hasta 2,3 μs en cada período de muestreo.

Cantidad de sec. a filtrar	Tiempo de ejecución (μs)
0	15,6
1	18,5
2	22,0
3	24,5
8	40,0

Tabla 2. Tiempos de ejecución

Como se está muestreando a 12,8 kHz, el tiempo entre muestra y muestra, o sea, el tiempo de ejecución, debe ser de a lo sumo 78,1 μs . Esto indica que se podrían filtrar hasta 19 secuencias o bien se podría aumentar la frecuencia de muestreo a 23,6 kHz. Aumentado la frecuencia se tiene un aumento de la precisión y un ripple menor, disminuyendo la corriente eficaz por el filtro. De este modo disminuyen las pérdidas en conductores y llaves pero aumentan las pérdidas de conmutación.

10 Conclusiones

El control de un filtro activo selectivo está formado por varios bloques. Las estrategias elegidas funcionaron cumpliendo las expectativas de manera

adecuada. La forma de programación del DSP seleccionado, en lo que se destacan el lenguaje C, el entorno de desarrollo CCS (y su compilador) y la librería IQmath, resultó en tiempos de ejecución lo suficientemente buenos para el propósito planteado. La herramienta GUIDE de Matlab facilitó en gran medida el testeado del filtro, al igual que el hardware-in-the-loop facilitó el desarrollo.

Agradecimientos

Al Ing. Fernando Chiaramello, Controles S.A. y CCC del Uruguay por sus aportes en la implementación del hardware.

Referencias Bibliográficas

- Casaravilla, G., Salvia, A., Briozzo, C., Watanabe, E. H. (Mar-2002). Selective active filter applied to an arc furnace adjusted to harmonic emission limitations. *IEEE Latin America T&D Conference. Proceedings. Brazil - Mar 2002*
- Casaravilla, G., Salvia, A., Briozzo, C., Watanabe, E. H. (Nov-2002). Control strategies of selective harmonic current shunt active filter. *IEE Proceedings on Generation, Transmission and Distribution, Volume 149, Number 6, page 689--694 - Nov 2002*
- Casaravilla, G., Salvia, A., Briozzo, C., Watanabe, E. H. (Jun-2003). Series and parallel calculations methods for the reference current values in a selective shunt active filter. *IEEE International Symposium on Industrial Electronics, ISIE '03. Proceedings, Volume 2, page 841--847 - 9-11 Jun 2003*
- Casaravilla, G. (Ago-2003). Filtros activos selectivos de corrientes armónicas, *Tesis Doctoral, Universidad de la República, Uruguay*
- Casaravilla, G., Salvia, A., Briozzo, C., Watanabe, E. H. (2004). Selective active filter with optimum remote harmonic distortion control. *IEEE Transactions on Power Delivery, Volume 19, Number 4, page 1990-1997 - Oct 2004*
- Limongi, L. R., Boji R., Pica C., Profumo F. y Tenconi A. (2007). Analysis and Comparison of Phase Locked Loop Techniques for Grid Utility Applications, *Power Conversion Conference - Nagoya 2007*.
- Mattavelli, P. (2001). A closed-loop selective harmonic compensation for active filters. *IEEE Transactions on Industry Applications, Volume 37, Issue 1, Jan.-Feb. 2001 Page(s):81 - 89*.
- Nabae, A., Ogasawara S., Akagi, H. (1986). A novel control scheme for current controlled PWM inverters. *IEEE Transactions on Industry Applications, Volume 1A-22, Issue 4, pp:697 - 701. July 1986*.